

PAT-NO: JP02003289163A

DOCUMENT-IDENTIFIER: JP 2003289163 A

TITLE: SPIN VALVE TRANSISTOR

PUBN-DATE: October 10, 2003

INVENTOR-INFORMATION:

NAME	COUNTRY
SATO, TOSHIE	N/A
MIZUSHIMA, KOICHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP2002090682

APPL-DATE: March 28, 2002

INT-CL (IPC): H01L043/08, G11B005/39 , H01L027/105 ,
H01L029/82

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a spin valve transistor which has an improved current transmittance and can be used as an high-density magnetic recording element.

SOLUTION: This spin valve transistor comprises a base (B) consisting of a magnetic fixed layer (MP) having a magnetic material film whose magnetizing direction (M) is substantially fixed in a first direction,

a magnetic free
layer (MF) having a magnetic material film whose
magnetizing direction (M)
changes in accordance with the external magnetic field, and
a nonmagnetic layer
(NM); an emitter (E) having a magnetic material film (FM)
whose magnetizing
direction (M) is substantially fixed almost in the same
direction as the first
direction; and an insulating barrier layer (TB) arranged
between the base and
the emitter.

COPYRIGHT: (C) 2004, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-289163

(P2003-289163A)

(43) 公開日 平成15年10月10日 (2003. 10. 10)

(51) Int.Cl. ⁷	識別記号	F I	キーワード (参考)
H 0 1 L 43/08		H 0 1 L 43/08	Z 5 D 0 3 4
G 1 1 B 5/39		G 1 1 B 5/39	5 F 0 8 3
H 0 1 L 27/105		H 0 1 L 29/82	T
29/82		27/10	4 4 7
審査請求 未請求 請求項の数4 O L (全 8 頁)			

(21) 出願番号 特願2002-90682(P2002-90682)

(22) 出願日 平成14年3月28日 (2002. 3. 28)

(71) 出願人 00003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 佐藤 利江

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝研究開発センター内

(72) 発明者 水島 公一

神奈川県川崎市幸区小向東芝町1番地 東

芝リサーチコンサルティング株式会社

(74) 代理人 100088487

弁理士 松山 允之 (外1名)

Fターム(参考) 5D034 BA03

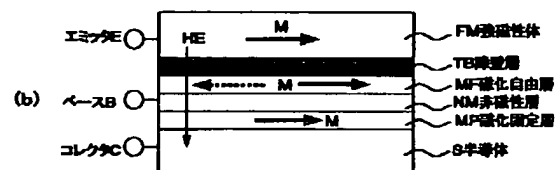
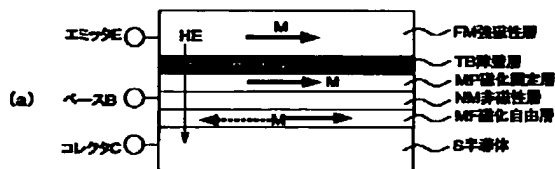
5F083 FZ10 HA03 HA08 PR25

(54) 【発明の名称】 スピンバルブトランジスタ

(57) 【要約】

【課題】 電流透過率を向上させ、高密度磁気記録用素子として用いることが可能なスピンバルブトランジスタを提供することを目的とする。

【解決手段】 磁化方向 (M) が第1の方向に実質的に固着された磁性体膜を有する磁化固定層 (MP) と、磁化方向 (M) が外部磁界に対応して変化する磁性体膜を有する磁化自由層 (MF) と、前記磁化固定層と前記磁化自由層との間に設けられた非磁性層 (NM) と、を有するベース部 (B) と、磁化方向 (M) が前記第1の方向とほぼ同一の方向に実質的に固着された磁性体膜 (FM) を有するエミッタ部 (E) と、前記ベース部と前記エミッタ部との間に設けられた絶縁性の障壁層 (TB) と、を備えたことを特徴とするスピンバルブトランジスタを提供する。



【特許請求の範囲】

【請求項1】磁化方向が第1の方向に実質的に固着された磁性体膜を有する磁化固定層と、磁化方向が外部磁界に対応して変化する磁性体膜を有する磁化自由層と、前記磁化固定層と前記磁化自由層との間に設けられた非磁性層と、を有するベース部と、
磁化方向が前記第1の方向とほぼ同一の方向に実質的に固着された磁性体膜を有するエミッタ部と、
前記ベース部と前記エミッタ部との間に設けられた絶縁性の障壁層と、
前記ベース部の前記エミッタ部とは反対側に設けられ、半導体からなるコレクタ部と、
を備えたことを特徴とするスピナルバルブトランジスタ。

【請求項2】前記磁化固定層または前記磁化自由層が前記障壁層に接して設けられたことを特徴とする請求項1記載のスピナルバルブトランジスタ。

【請求項3】前記ベース部は、前記コレクタ部に接して設けられた非磁性層をさらに有することを特徴とする請求項1または2に記載のスピナルバルブトランジスタ。

【請求項4】前記磁性体膜は、鉄(Fe)、コバルト(Co)及びニッケル(Ni)の少なくともいずれかを含むことを特徴とする請求項1～3のいずれか1つに記載のスピナルバルブトランジスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、スピナルバルブトランジスタに関し、より詳細には、高密度磁気記録読み出し用磁気ヘッドなどの磁気センサーや、磁性RAM(MRAM: Magnetic Random Access Memory)あるいは磁性ROM(MROM: Magnetic Read Only Memory)などの高密度記憶素子などとして用いて好適なスピナルバルブトランジスタに関する。

【0002】

【従来の技術】巨大磁気抵抗効果(Giant Magnetoresistance effect: GMR効果)を利用したGMRヘッドの登場以来、磁気記録の記録密度は、年率100パーセントの割合で向上している。

【0003】GMR素子は、強磁性層/非磁性層/強磁性層というサンドイッチ構造の積層膜からなる。GMR素子は、一方の強磁性層(「磁化固定層」あるいは「ピン層」などと称される)に交換バイアスを及ぼしてその磁化を固定し、他方の強磁性層(「磁化自由層」あるいは「フリー層」などと称される)の磁化を外部磁界により磁化反転させることにより、2つの強磁性層の磁化方向の相対角度の変化を抵抗値の変化として検出する、いわゆる「スピナルバルブ膜」の磁気抵抗効果を利用した素子である。

【0004】スピナルバルブ膜の膜面に電流を流し、抵抗変化を検出するCIP(Current-in-Plane)型GMR素子と、スピナルバルブ膜の膜面に垂直に電流を流し抵抗変

化を検出するCPP(Current-Perpendicular-to-Plane)型GMR素子が開発されている。その磁気抵抗比(MR比)は、CIP型GMR素子、CPP型GMR素子ともに数パーセント程度であり、200Gbit/inch²程度の記録密度まで対応可能であろうと考えられている。

【0005】一方、より高密度な磁気記録に対応するため、トンネル磁気抵抗効果(Tunneling Magnetoresistance effect: TMR効果)を利用したTMR素子の開発が進められている。TMR素子は、強磁性層/絶縁体/強磁性層の積層膜からなり、これら強磁性層の間に電圧を印加してトンネル電流を流す。TMR素子は、トンネル電流の大きさが両側の強磁性層の磁化の向きによって変化することを利用し、磁化の相対的角度の変化をトンネル抵抗値の変化として検出する素子である。そのMR比としては、最大で50パーセント程度の素子が得られている。

【0006】TMR素子は、GMR素子よりもMR比が大きいので、信号電圧も大きくなる。しかしながら、純粋な信号成分だけでなく、ショットノイズによる雑音成分も大きくなり、S/N比(信号対雑音比)がよくなるという問題を抱えている。ショットノイズは、電子がトンネル障壁を不規則に通過することによって発生する電流の揺らぎに起因しており、トンネル抵抗に比例して増大する。従ってショットノイズを抑え、必要な信号電圧を得るには、トンネル絶縁層を薄くし、トンネル抵抗を低抵抗化する必要がある。

【0007】記録密度が高密度化するほど、記録ビットサイズは小さくなり、素子サイズも記録ビットと同程度のサイズに小さくする必要がある。このため、高密度になるほど、トンネル絶縁層の接合抵抗を小さく、つまり、絶縁層を薄くする必要がある。300Gbit/inch²の記録密度では、1Ω・cm²以下の接合抵抗が必要とされ、Al-O(アルミニウム酸化膜)トンネル絶縁層の膜厚に換算して原子2層分の厚さのトンネル絶縁層を形成しなければならない。

【0008】しかし、トンネル絶縁層を薄くするほど素子両端の電極間の短絡が生じやすくなり、MR比の低下を招くため、素子の作製は飛躍的に困難になっていく。以上の理由によってTMR素子の限界は300Gbit/inch²であろうと見積もられている。

【0009】一方、GMR素子やTMR素子といった二端子素子とは異なる、「スピナルバルブトランジスタ」といわれる三端子素子の開発が行われている。素子構造には、SMS(Semiconductor-Metal-Semiconductor)型とMIMS(Metal-Insulator-Metal-Semiconductor)型とがあるが、いずれもベース層がスピナルバルブ膜からなる二重接合三端子素子である。

【0010】これらのトランジスタは、エミッタからベース層にホットエレクトロンを注入すると、ホットエレ

クトロンがベース層内でスピンの依存した散乱を受けるため、スピンバルブ膜の磁化の相対的向きによってコレクタ電流が大きく変化するという、ホットエレクトロンの磁気抵抗効果を利用した素子である。そして、GMR素子やTMR素子よりも高い感度で磁気検出が可能である。

【0011】しかしながら、スピントランジスタは、電流透過率（エミッタ電流 I_e に対するコレクタ電流 I_c の比）が 10^{-3} 程度と非常に小さく、コレクタ電流が小さいため、配線の浮遊容量によって高速な読み出し動作が困難であるという問題を有する。コレクタ電流を増すためにエミッタ電流を大きくすると、エミッタから注入した電流のほとんどがベース層に流れ込むため、素子サイズを小さくしていくと薄いベース層の臨界電流値を超えてしまい、エレクトロマイグレーションが起り、素子が劣化あるいは破壊する。

【発明が解決しようとする課題】以上説明したように、スピンバルブトランジスタは大きなMR比を有するものの、電流透過率が小さいため、高速動作できないという問題を有する。本発明は、かかる課題の認識に基づいてなされたものであり、その目的は、電流透過率を向上させ、高密度磁気記録用素子として用いることが可能なスピンバルブトランジスタを提供することにある。

【課題を解決するための手段】上記目的を達成するため、本発明の第1のスピンバルブトランジスタは、磁化方向が第1の方向に実質的に固着された磁性体膜を有する磁化固定層と、磁化方向が外部磁界に対応して変化する磁性体膜を有する磁化自由層と、前記磁化固定層と前記磁化自由層との間に設けられた非磁性層と、を有するベース部と、磁化方向が前記第1の方向とほぼ同一の方向に実質的に固着された磁性体膜を有するエミッタ部と、前記ベース部と前記エミッタ部との間に設けられた絶縁性の障壁層と、を備えたことを特徴とする。

【0012】上記構成によれば、ダウンスピン電子に比べてより多くのアップスピン電子をベース部に注入することができる。アップスピン電子は、ダウンスピン電子に比べて散乱を受けにくいので、注入電子のうちアップスピン電子の割合を大きくすることにより、電流透過率を大きくすることができる。

【0013】また、前記ベース部の前記エミッタ部とは反対側に設けられ、半導体からなるコレクタ部をさらに備えたものとすれば、半導体ウェーハの上にスピンバルブトランジスタと、他の能動素子あるいは受動素子とを集積化することが可能となる。

【0014】ここで、前記磁化固定層または前記磁化自由層が前記障壁層に接して設けられたものとすれば、特に電流透過率を高くすることが可能となる。

【0015】また、前記ベース部は、前記コレクタ部に接して設けられた非磁性層をさらに有するものとすれば、半導体からなるコレクタ部とベース部を構成する金

属層との間のショットキー障壁を調節し、電流透過率を上げることが可能となる。

【0016】また、前記磁性体膜は、鉄(Fe)、コバルト(Co)及びニッケル(Ni)の少なくともいずれかを含むものとすれば、アップスピン電子とダウンスピン電子の割合を大きくずらすことが可能となり、電子透過率を大きくすることが可能となる。

【発明の実施の形態】以下、図面を参照しつつ本発明の実施の形態について説明する。

10 【0017】まず、本発明のスピンバルブトランジスタの基本構成について説明する。

【0018】図1は、本発明のスピンバルブトランジスタの基本構成を表す概念図である。まず、同図(a)に例示したスピンバルブトランジスタの場合、半導体層S、磁化自由層MF/非磁性層NM/磁化固定層MPからなるスピンバルブ膜、障壁層TB、強磁性層FMが積層されている。ここで、半導体層SはコレクタCとして作用し、スピンバルブ膜はベースBとして作用し、強磁性層FMはエミッタEとして作用する。

20 【0019】ベースBが有する2つ磁化固定層MP及びMFには、保磁力の差が設けられている。保磁力が大きい層は、その磁化Mが実質的に一方向に固定された磁化固定層MPとして作用する。また、保磁力が小さい層は、その磁化Mの方向が外部からの磁界により変化する磁化自由層MFとして作用する。

【0020】障壁層TBを介して積層された強磁性層FMがエミッタ部であり、その磁化Mは、ベースBの磁化固定層MPの磁化Mと同じ方向に固定されている。

30 【0021】但し、スピンバルブ膜の積層順序は、この逆でも良い。

【0022】図1(b)は、磁化固定層MPと磁化自由層MFの積層順序を反転させた構造を表す模式図である。

【0023】これらのスピンバルブトランジスタにおいては、ホットエレクトロンHEがエミッタEからコレクタCに向けて走行する。エミッタEとベースBとの間には障壁層TBが設けられているが、ホットエレクトロンHEは、この障壁層TBをトンネリングにより超えてベースBに流入する。また、ベースBの磁化固定層MP(MF)とコレクタCの半導体層Sの間には、ショットキー障壁が形成されているが、ホットエレクトロンHEは、このショットキー障壁を超えてコレクタCに流入する。

【0024】そして、これらのトランジスタにおいては、エミッタEからベースBにホットエレクトロンHEを注入すると、ホットエレクトロンHEがベースBの磁化固定層MP、MFにおいてスピンに依存した散乱を受ける。このため、スピンバルブ膜の磁化Mの相対的向きによってコレクタ電流が大きく変化するという、ホットエレクトロンの磁気抵抗効果を利用して、磁気的情報

の高感度な検出や読み出しが可能となる。

【0025】スピンバルブ膜の磁化Mが平行、すなわち磁化固定層MPの磁化Mと磁化自由層MFの磁化Mとが平行の場合にコレクタ電流は最大となり、これらが反平行の場合にコレクタ電流は最小となる。磁化Mが平行／反平行のコレクタ電流比(MR比)としては、300パーセントあるいはそれ以上の値を得ることが可能である。この値は、GMR素子やTMR素子より1桁程度大きく、より高密度な磁気記録用の再生ヘッドを実現できる可能性がある。

【0026】そして、本発明においては、このようなスピンバルブトランジスタにおいて、エミッタEを強磁性体FMにより形成し、その磁化MをベースBの磁化固定層MPと同方向に固定することにより、電流透過率を上げることができる。以下、このメカニズムについて説明する。

【0027】図2は、図1(a)に表したスピンバルブトランジスタのエネルギダイアグラム図である。

【0028】本発明のトランジスタを動作させる際には、エミッタEとベースBとに電圧を印加し、エミッタEからコレクタCにホットエレクトロンHEを注入する。そして、エミッタEを構成する強磁性層FMの磁化Mは、ベースBの磁化固定層MPと同じ方向に固定されている。

【0029】エミッタEからベースBに注入された電子(ホットエレクトロン)HEは、ベースBの層内でスピンの依存した散乱を受け、注入された電子HEの一部が、ベースB・コレクタC間のショットキー障壁を越えてコレクタCに到達し、コレクタ電流として素子外に流れ出る。

【0030】このトランジスタのMR比は、磁化固定層MP(MF)の磁化Mに平行なスピン磁気能率を持った電子(アップスピン電子)と反平行なスピン磁気能率を持った電子(ダウンスピン電子)の伝導度が磁性積層膜中で等価でないことから生じる。強磁性層の中では、ダウンスピン電子はアップスピン電子よりも散乱を受けやすい。つまり、ダウンスピン電子の伝導度はアップスピン電子の伝導度よりも低い。

【0031】ここでは、ベースBのスピンバルブ膜の磁化が平行な状態、つまり、磁化固定層MPの磁化Mと磁化自由層MFの磁化Mとが互いに平行である場合について説明する。

【0032】エミッタEに非磁性体を用いた場合には、スピン偏極のない電子流がベースBに注入される。すなわち同じ数のアップスピンとダウンスピンが注入される。これに対して、本発明に基づき、磁化固定層MPと同じ方向に磁化された強磁性層FMをエミッタEとして設けた場合には、ダウンスピンに比べてより多くのアップスピンが注入される。

【0033】上述したように、アップスピン電子はダウ

ンスピン電子に比べて散乱を受けにくいので、注入電子のうちアップスピン電子の割合が多くなるほうが電流透過率が大きくなる。つまり、本発明によって強磁性層FMをエミッタEとしてを用いた場合の方が、非磁性体をエミッタEとしてを用いた場合よりも電流透過率が大きくなる。

【0034】ベースBを構成するスピンバルブ膜の磁化が反平行の場合、すなわち、磁化固定層MPと磁化自由層MFの磁化が反平行の場合も、エミッタEとして磁化固定層MPと同方向に磁化Mを固定した強磁性層FMを用いることにより、電流透過率の向上の効果は得られる。

【0035】以上説明したように、本発明によれば、エミッタEを強磁性体からなる層により形成し、その磁化MをベースBの磁化固定層MPの磁化と平行な方向に固定する。こうすることにより、電流透過率を上げることができ、コレクタ電流を増大できる。その結果として、配線の浮遊容量による読み出し速度の低下を抑制し、高速な読み出し動作が可能となる。また、コレクタ電流を増加するためにエミッタ電流を大きくする必要もなくなるため、エレクトロマイグレーションなどによる素子の劣化や破壊も防ぐことができる。

【0036】以下、本発明のスピンバルブトランジスタの各部を構成する材料について説明する。

【0037】まず、コレクタCを構成する半導体層Sの材料としては、例えば、シリコン(Si)やゲルマニウム(Ge)などの単体元素半導体や、ガリウム砒素(GaAs)などの各種の化合物半導体を用いることができる。

【0038】また、磁化固定層MP、磁化自由層MF、強磁性層FMは、強磁性体を含有する単層あるいは積層構造とすることができる。例えば、強磁性体からなる単一の層としても良いし、複数の強磁性体層の積層構造としても良いし、あるいは、強磁性体層とその他の層との積層構造としてもよい。ここで用いる強磁性体の材料としては、鉄(Fe)、コバルト(Co)、ニッケル(Ni)などの強磁性体、あるいはこれらを含有した強磁性を有する各種の合金を用いることができる。

【0039】非磁性層NMは、磁化固定層MPと磁化自由層MFとの磁気的な結合を遮断する役割を有し、さらに磁化固定層MPと磁化自由層MFとの間を流れるアップスピン電子が散乱されないような界面を形成する役割を有することが望ましい。その材料としては、例えば、銅(Cu)、金(Au)、銀(Ag)、レニウム(Re)、オスミウム(Os)、ルテニウム(Ru)、イリジウム(Ir)、パラジウム(Pd)、クロム(Cr)、マンガン(Mg)、アルミニウム(Al)、ロジウム(Rh)、白金(Pt)などを用いることができる。その膜厚は、磁化固定層MPと磁化自由層MFとの間の磁気結合が十分に遮断できる程度に厚く、流入する

アップスピン電子が散乱されない程度に薄いことが必要であり、材料に異なるが概ね0.5~30nmの範囲にあることが望ましい。

【0040】障壁層TBの材料としては、酸化アルミニウム(AlO_x)などの各種の酸化物や窒化物などの電気的な絶縁体を用いることができる。その膜厚は、ホットエレクトロンHEがトンネリングできる程度に薄いことが望ましい。

【0041】図3は、本発明のスピンバルブトランジスタの変型例を表す模式図である。

【0042】また、図4は、これら変型例に対応したエネルギーダイアグラム図である。

【0043】これらの図については、図1及び図2に関して前述したものと同様の要素には同一の符号を付して詳細な説明は省略する。

【0044】図3(a)及び(b)に例示した構造の場合、ベースBにおいてスピンバルブ膜の両側に非磁性層NM1、NM2が設けられている。ここで、非磁性層NM1は、例えば、磁化固定層MP(あるいは磁化自由層MF)と障壁層TBとの間に設けるバッファ層の作用を有する。具体的には、例えば、障壁層TBを酸化アルミニウムにより形成する場合に、非磁性層NM1をアルミニウムからなる層とすることができる。このような非磁性層NM1を設けることにより、磁化固定層MP(MF)と障壁層TBとが緻密に接合し、界面における物性の乱れも抑制できる。

【0045】また、非磁性層NM2は、例えば、半導体層Sと磁化自由層MF(MP)との間に形成されるショットキー接合の電流特性を改善する役割を有する。例えば、非磁性層NM2の材料として金(Au)などを用いることにより、金属/半導体界面のショットキー接合を調節し、コレクタ電流を安定して取り出すことが可能となる。

【0046】さて、本発明における電流透過率の向上の効果は、ベースBの磁化固定層MPが障壁層TBに直接、接している場合に、より顕著に現れる。その理由について、図5を参照しつつ以下に説明する。

【0047】図5(a)は、強磁性体におけるエネルギー状態密度をアップスピンおよびダウンスピン電子について表したグラフ図であり、図5(b)は、非磁性体における状態密度を表したグラフ図である。すなわち、これらのグラフにおいて、横軸は状態密度 $N(E)$ 、縦軸はエネルギー E をそれぞれ表す。また、横軸のゼロを中心として、その右側がアップスピン電子、左側がダウンスピン電子をそれぞれ表す。

【0048】図5(b)から分かるように、非磁性体内ではアップスピン電子もダウンスピン電子も、状態密度は同じである。エミッタEからベースBにトンネル注入される電子の数は、障壁層TBに接した両側の導体の状態密度の積に比例するので、ベースBにおいて非磁性層

が障壁層TBに接している場合には、注入されるアップスピン電子とダウンスピン電子の数の比は、 $D\uparrow/D\downarrow(>1)$ となる。ここで $D\uparrow$ 、 $D\downarrow$ はそれぞれ強磁性体内のフェルミ準位近くのアップスピン電子、ダウンスピン電子の状態密度である。

【0049】これに対して、強磁性体においては、図5(a)に表したように、フェルミ準位近くでのアップスピン電子とダウンスピン電子の状態密度に差異が生ずる。その結果として、ベースBにおいて磁化固定層MPが障壁層TBに直接に接している場合には、電子数の比は $(D\uparrow/D\downarrow)^2(>>1)$ となり、注入されるアップスピン電子の割合がより大きくなる。

【0050】前述したように、アップスピン電子の割合が多い電子流のほうがベースBの透過率が高くなるので、磁化固定層MPが障壁層TBに直接に接しているほうが電流透過率が向上する。例えば、 $(D\uparrow/D\downarrow)=3$ の場合には、 $(D\uparrow/D\downarrow)^2=9$ となり、電流透過率の大幅な増加が期待される。

【0051】ここで、 $(D\uparrow/D\downarrow)$ の大きさはエミッタEおよび磁化固定層MPに用いる強磁性体の物性に依存する。

【0052】図6は、種々の強磁性体におけるアップスピン電子とダウンスピン電子の状態密度の割合を表すグラフ図である。すなわち、同図の横軸は、強磁性体を電子濃度に応じて配列し、縦軸は、状態密度の割合P(パーセント)を表す。ここで、割合Pは、次式により定義される。

$$【0053】P = (D\uparrow - D\downarrow) / (D\uparrow + D\downarrow)$$

図6から、鉄(Fe)、コバルト(Co)、ニッケル(Ni)などの単体元素に比べて、これらの合金の方がP(したがって $D\uparrow/D\downarrow$)が大きいことが分かる。つまり、電流透過率を高めるためには、強磁性体の単体元素金属よりも適当な組成の合金を用いることが望ましい。

【0054】以下、実施例を参照しつつ、本発明の実施の形態についてさらに詳細に説明する。

【0055】(第1の実施例)まず、本発明の第1の実施例として、図1(a)に表した構造を有するスピンバルブトランジスタを製作した。

【0056】すなわち、コレクタCを構成する半導体Sとして、(001)面を主面とするn型GaAs基板の上に、ノンドーパ(non-dope)GaAs層をエピタキシャル成長させた半導体層を用いた。

【0057】また、ベースBを構成する磁化自由層MF、非磁性層NM、磁化固定層MPとしては、それぞれ鉄(Fe)、金(Au)、鉄(Fe)をこの順番に積層した。

【0058】また、障壁層TBとしては、酸化アルミニウム(Al_2O_3)を用いた。

【0059】そして、エミッタEを構成する強磁性層F

Mとしては、鉄コバルト ($\text{Fe}_{0.9}\text{Co}_{0.1}$) を用いた。

【0060】本実施例においては、マルチチャンバー構成のMBE (Molecular Beam Epitaxy) 装置 (バックグラウンド圧力: 2×10^{-8} Pa) を用いて製作した。その製作方法は、以下の如くである。

【0061】まず、MBEの第1チャンバー内で、 n^+ 型GaAs (001) ウェーハ上にノンドープGaAs層を100nmの厚さにエピタキシャル成長した。STM (Scanning Tunneling Microscopy: 走査トンネル顕微鏡) およびRHEED (Reflection High Energy Electron Diffraction: 高速電子線回折) による観察により、GaAs表面が砒素 (As) のダイマーにより終端された 2×4 構造の表面再配列構造となっていることを確認した。テラスの幅は、約0.5マイクロメートルであった。

【0062】次に、ウェーハをMBEの第2チャンバー内に移し、層間絶縁膜としてフッ化カルシウム (CaF_2) を200ナノメートルの厚さに形成し、ベース/コレクタ間ショットキー接合の面積を50マイクロメートル \times 50マイクロメートルとした。続いて、ベースBを構成する鉄 (Fe) 1nm/金 (Au) 5nm/鉄 (Fe) 1nm (001) エピタキシャル薄膜の形成を順次行なった。この成長にはクヌードセン・セル (Knudsen cell) を用い、0.3ナノメートル/分の成長速度で形成した。ここで、上側の鉄 (Fe) 層の形成を5000エルステッド (Oe) の磁場中で行うことにより磁化Mを固定して磁化固定層MPとした。

【0063】続いて、MBEの第3のチャンバー内で、酸化アルミニウム (Al_2O_3) からなるトンネル絶縁膜を形成した。すなわち、酸素 (O_2) 分圧 10^{-3} パスカル (Pa) の雰囲気、アルミニウム (Al) ソースを用い、 Al_2O_3 を1.5nmの厚さに形成した。

【0064】次に、再びウェーハをMBEの第2チャンバーに戻し、厚さ200ナノメートルのフッ化カルシウム (CaF_2) からなる層間絶縁膜を形成して、ベースB/エミッタE間のトンネル接合の面積を50マイクロメートル \times 50マイクロメートルとした。その後、エミッタEとして鉄コバルト ($\text{Fe}_{0.9}\text{Co}_{0.1}$) を100ナノメートルの厚みに形成した。ここで、エミッタEの形成は、ベースBの磁化固定層MPと同じ向きの5000エルステッド (Oe) の磁場中で行い、その磁化の向きを固定した。

【0065】このようにして製作したトランジスタの面内に磁場を印加して、MR比およびコレクタ電流/エミッタ電流比 (電流透過率) の測定を行なった。その結果、2.5ボルトの電圧を印加した状態で、MR比は170パーセント、コレクタ電流/エミッタ電流の比 (電流透過率) は 1.2×10^{-2} であった。すなわち、MR比、電流透過率ともに高い値が得られた。

【0066】(第2の実施例) 次に、ベースBの磁化固定層MPを、エミッタEと同様の鉄コバルトにより形成したスピンバルブトランジスタを製作した。

【0067】すなわち、コレクタCを構成する半導体Sとして、(001)面を主面とする n 型GaAs基板の上に、ノンドープ (non-dope) GaAs層をエピタキシャル成長させた半導体層を用いた。

【0068】また、ベースBを構成する磁化自由層M、非磁性層NM、磁化固定層MPとしては、それぞれ鉄 (Fe)、金 (Au)、鉄コバルト ($\text{Fe}_{0.9}\text{Co}_{0.1}$) をこの順番に積層した。

【0069】また、障壁層TBとしては、酸化アルミニウム (Al_2O_3) を用いた。

【0070】そして、エミッタEを構成する強磁性層FMとしては、鉄コバルト ($\text{Fe}_{0.9}\text{Co}_{0.1}$) を用いた。

【0071】本実施例においては、ベースBの磁化固定層MPをエミッタ層と同じ鉄コバルトに変えた以外は、前述した第1実施例と同様な方法でトランジスタを形成した。

【0072】このトランジスタに2.5Vの電圧を印加した状態でのMR比は175%、電流透過率は 2.2×10^{-2} と、第1実施例よりもそれぞれ向上した。

【0073】(第3の実施例) 次に、ベースBの磁化固定層MPとその上の障壁層TBとの間に非磁性層NM1としてアルミニウム (Al) を挿入したスピンバルブトランジスタを製作した。

【0074】すなわち、コレクタCを構成する半導体Sとして、(001)面を主面とする n 型GaAs基板の上に、ノンドープ (non-dope) GaAs層をエピタキシャル成長させた半導体層を用いた。

【0075】また、ベースBを構成する磁化自由層M、非磁性層NM、磁化固定層MP、非磁性層NM1としては、それぞれ鉄 (Fe)、金 (Au)、鉄 (Fe)、アルミニウム (Al) をこの順番に積層した。

【0076】また、障壁層TBとしては、酸化アルミニウム (Al_2O_3) を用いた。

【0077】そして、エミッタEを構成する強磁性層FMとしては、鉄コバルト ($\text{Fe}_{0.9}\text{Co}_{0.1}$) を用いた。

【0078】本実施例においては、ベースBの磁化固定層MPと障壁層TBとの間にアルミニウム (Al) 層を挿入した以外は、前述した第1実施例と同様な方法でトランジスタを形成した。

【0079】このトランジスタに2.5Vの電圧を印加した状態でのMR比は150%、電流透過率は 1.05×10^{-2} と、第1実施例よりもやや低下した。

【0080】(比較例) また、比較例として、エミッタEをアルミニウム (Al) 層により形成したスピンバルブトランジスタを製作した。

【0081】すなわち、コレクタCを構成する半導体Sとして、(001)面を主面とするn型GaAs基板の上に、ノンドーパ(non-dope) GaAs層をエピタキシャル成長させた半導体層を用いた。

【0082】また、ベースBを構成する磁化自由層MF、非磁性層NM、磁化固定層MP、非磁性層NM1としては、それぞれ鉄(Fe)、金(Au)、鉄(Fe)、アルミニウム(Al)をこの順番に積層した。

【0083】また、障壁層TBとしては、酸化アルミニウム(Al_2O_3)を用いた。

【0084】そして、エミッタEを構成する材料としては、アルミニウム(Al)を用いた。

【0085】本比較例においては、ベースBの磁化固定層MPと障壁層TBとの間にアルミニウム(Al)層を挿入し、エミッタEをアルミニウム(Al)に変更した以外は、前述した第1実施例と同様な方法でトランジスタを形成した。

【0086】このトランジスタに2.5Vの電圧を印加した状態でのMR比は130%と低下し、また、電流透過率は、 0.7×10^{-2} と、第1乃至第3実施例よりも大幅に低下した。

【0087】以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。例えば、スピンバルブトランジスタを構成する各要素の具体的な寸法関係や材料、その他、基板、電極、導電型、ドーパント、絶縁構造などの形状や材質に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に含まれる。

【0088】従って、公知のGMR素子に採用されているスピンバルブ膜の構造は、そのままあるいは適宜修正を加えた上で本発明のスピンバルブトランジスタに採用することが可能であり、これらも本発明の範囲に含まれる。

【0089】また、本発明のスピンバルブトランジスタにおける磁化自由層、非磁性層、磁化固定層、エミッタを構成する強磁性層などの構成要素は、それぞれ単層として形成してもよく、あるいは2以上の層を積層した構造としてもよい。

【0090】その他、本発明の実施の形態として上述し

たスピンバルブトランジスタを基にして、当業者が適宜設計変更して実施しうるすべてのスピンバルブトランジスタも同様に本発明の範囲に属する。

【0091】

【発明の効果】以上詳述したように、本発明によれば、エミッタ層に強磁性体を用い、その磁化をベースの磁化固定層の磁化と同方向に固定することにより、スピンバルブトランジスタの電流透過率とMR比を向上させることができる。

10 【0092】また、本発明によれば、特に、ベースの磁化固定層が障壁層に接して形成されている場合により大きな効果が可能となる。

【0093】すなわち、本発明によれば、MR比が大きく高速読み出し動作が実用可能な素子を提供することができ産業上のメリットは多大である。

【図面の簡単な説明】

【図1】本発明のスピンバルブトランジスタの基本構成を表す概念図である。

20 【図2】図1(a)に表したスピンバルブトランジスタのエネルギーダイアグラム図である。

【図3】本発明のスピンバルブトランジスタの変型例を表す模式図である。

【図4】図3の変型例に対応したエネルギーダイアグラム図である。

【図5】(a)は、強磁性体におけるエネルギー状態密度をアップスピンおよびダウンスピン電子について表したグラフ図であり、(b)は、非磁性体における状態密度を表したグラフ図である。

30 【図6】種々の強磁性体におけるアップスピン電子とダウンスピン電子の状態密度の割合を表すグラフ図である。

【符号の説明】

FM 強磁性層

HE ホットエレクトロン

M 磁化

MF 磁化自由層

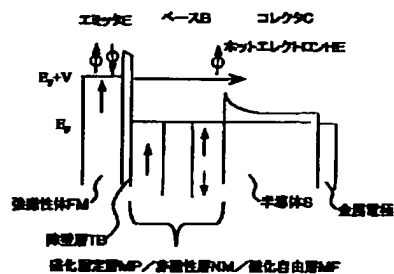
MP 磁化固定層

NM、NM1、NM2 非磁性層

S 半導体層

40 TB 障壁層

【图2】



(a) Schematic diagram of the device structure and carrier transport. The structure consists of layers: FM強磁性体 (FM ferromagnetic layer), TB緩衝層 (TB buffer layer), NM1非磁性層 (NM1 non-magnetic layer), MF磁性固定層 (MF magnetic fixed layer), NM非磁性層 (NM non-magnetic layer), MF磁性自由層 (MF magnetic free layer), NM2非磁性層 (NM2 non-magnetic layer), and B半導体 (B semiconductor). The carrier transport is shown with arrows: HE (hole) and E (electron) are injected from the left; M (majority carrier) moves to the right in the FM and NM1 layers, and to the left in the NM2 layer; B (minority carrier) moves to the right in the B semiconductor layer.

(b) Schematic diagram of a multi-layered structure. The layers from top to bottom are: FM強磁性体 (FM ferromagnetic body), TB障壁層 (TB barrier layer), NM1多磁性層 (NM1 multiferromagnetic layer), MF磁化自由層 (MF magnetization free layer), NM多磁性層 (NM multiferromagnetic layer), MF保磁安定層 (MF magnetic stabilization layer), and NM2多磁性層 (NM2 multiferromagnetic layer). On the left, there are three electrodes: エミッタE (Emitter E), スピン注入層S (Spin injection layer S), and コレクタC (Collector C). Arrows indicate magnetic field directions: M points right in the FM layer, M points left in the NM1 layer, and M points right in the NM2 layer. A dashed arrow indicates a spin current flow from the S layer into the NM1 layer.

【図6】

